

01 AND, OR, NOT 게이트

1.1 실험 주제

- AND 게이트와 OR 게이트의 논리 동작을 실험한다.
- NOT 게이트의 논리 동작을 실험한다.

1.2 실험 장비

실험기기	디지털 실험장치	1대
회로부품	디지털 IC	7408(AND 게이트)
		7411(3입력 AND 게이트)
		7432(OR 게이트)
		7404(NOT 게이트)

1.3 기초 이론

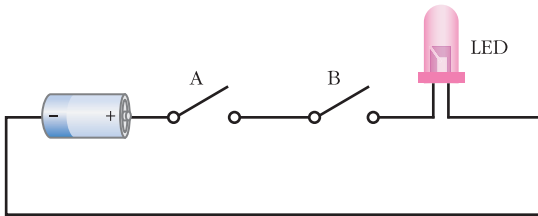
논리 함수를 전자회로로 구현한 디지털 IC를 흔히 논리 게이트(Logic Gate)라고 한다. 이는 논리에 따라 디지털 IC가 문(게이트)을 열어 1(High)을 출력하거나, 문을 닫아 0(Low)을 출력하는 동작을 특징적으로 나타낸다. 전자적으로 '1'은 5[V]이고, '0'은 0[V]이다.

디지털 회로는 여러 종류의 논리 게이트를 조합한 것이다. 디지털 회로를 이해하려면 먼저 논리 게이트의 동작을 알아야 한다. 이번 실험에서는 논리 게이트 중에서 가장 기본이 되는 AND, OR, NOT 게이트를 다룬다.

1.3.1 AND 게이트

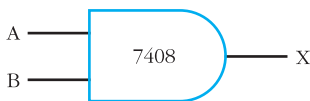
AND 게이트는 AND 논리를 전자회로로 만든 것으로, 2개 이상의 입력 단자와 1개의 출력 단자를 가지고 있다. AND 논리는 논리곱(Logical Product)¹을 말하며, 모든 입력이 1일 때 1이 출력되는 논리이다.

[그림 1-1]은 AND 논리를 나타낸다. 스위치를 닫을 때를 1로 정하자. 스위치 A와 B를 모두 닫을 때, 즉 A = 1, B = 1일 때 LED(Light Emitting Diode, 발광 다이오드)는 켜진다. 스위치 A 또는 B 중에서 어느 하나만을 닫으면 LED는 켜지지 않는다. 이처럼 모든 입력이 1일 때 출력이 1(LED on)이 되는 논리가 AND 논리이다.



[그림 1-1] AND 논리

[그림 1-2]는 AND 게이트의 기호(Symbol)이다. 그림에서 '7408'은 AND 게이트의 고유 IC 번호이다. [표 1-1]은 AND 게이트의 진리표(Truth Table)²이다. A = 1, B = 1일 때 출력 X = 1이고, 다른 경우에 X = 0이다.



[그림 1-2] AND 게이트의 기호

[표 1-1] AND 게이트의 진리표

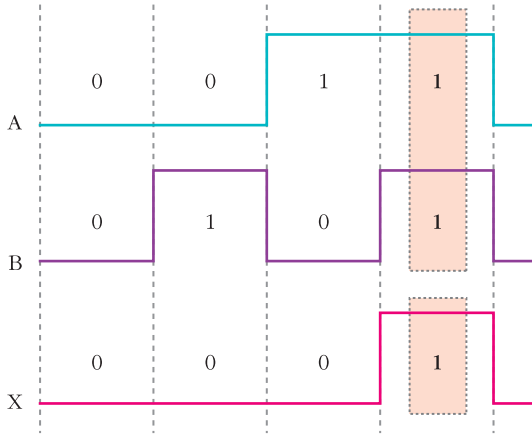
A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

AND 게이트의 논리식은 $X = AB$ 또는 $X = A \cdot B$ 로 표시하며, A and B로 읽는다.

¹ 명제 A와 B에 대하여 'A AND B'로 표현되는 논리로서, A와 B가 모두 참일 때 참이 성립된다.

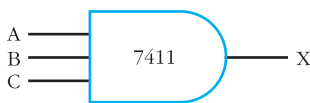
² 진리표는 입력(A와 B)에 따른 출력을 나타낸 표이다. 입력이 2개이므로 4가지 경우(00, 01, 10, 11)로 조합된다.

[그림 1-3]은 AND 게이트의 타이밍도(Timing Diagram)³이다. 입력 A = 1, B = 1일 때만 출력 X = 1이 됨을 알 수 있다.



[그림 1-3] AND 게이트의 타이밍도

[그림 1-4]는 3입력 AND 게이트의 기호로, IC 번호는 '7411'이다. [표 1-2]는 3입력 AND 게이트의 진리표로, 입력이 3개이므로 8가지 경우로 조합된다. AND 게이트와 마찬가지로 모든 입력이 1일 때만 출력 X = 1이다.



[그림 1-4] 3입력 AND 게이트의 기호

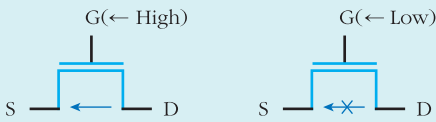
[표 1-2] 3입력 AND 게이트의 진리표

A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

³ 타이밍도는 디지털 회로에서 시간에 따른 각 신호의 변화를 나타낸다. 타이밍도에서 High는 '1'을, Low는 '0'을 나타낸다. 입력과 출력을 타이밍도로 나타내면, 입력에 따른 출력의 변화를 쉽게 알 수 있다.

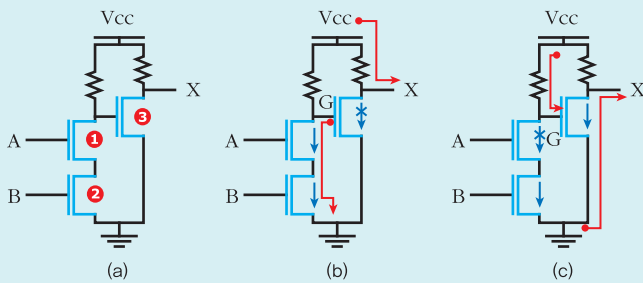
논리 게이트는 저항, 다이오드, 트랜지스터와 같은 아날로그 전자부품을 연결하여 만든다. 아날로그와 디지털은 별개의 것으로 생각하기 쉬운데, 사실 논리 게이트는 아날로그 회로에 의하여 구현된다. 즉 디지털 동작의 바탕은 아날로그 회로이다. 전자부품의 종류와 연결 방법에 따라 TTL(Transistor Transistor Logic), DTL(Diode Transistor Logic), ECL(Emitter Coupled Logic), CMOS(Complementary Metal Oxide Semiconductor) Logic 등이 있다. AND 게이트는 위에서 소개한 전자부품과 연결 방법 중에서 어느 한 방법을 사용하여 구현할 수 있다. 예로서 NMOS(N채널 MOSFET)의 TTL로 구현한 AND 게이트를 소개한다.

먼저 NMOS에 대하여 알아보자. NMOS는 전계효과 트랜지스터로 [그림 1-5]와 같이 게이트(Gate) G에 High를 인가하면 on된다. 트랜지스터가 on되었다는 것은 채널이 형성되어 소스(Source) S와 드레인(Drain) D 간에 연결되었다는 것이다. 반대로 게이트 G에 Low를 인가하면 채널이 사라지면서 소스와 드레인 간의 연결은 끊어진다.



[그림 1-5] NMOS의 동작

[그림 1-6(a)]는 NMOS로 구현한 AND 논리이다. 파란색으로 나타낸 것이 NMOS이다. V_{cc} 는 전원전압 5[V]이다. 입력 A와 B가 모두 1(High)이면, [그림 1-6(b)]와 같이 NMOS ①과 ②가 모두 on된다. 그러면 NMOS ③은 게이트 G가 접지와 연결되면서 off된다. 이때 출력 X는 V_{cc} 와 연결되므로 1이 된다. 즉 $A = 1, B = 1$ 일 때 출력 $X = 1$ 이 된다.



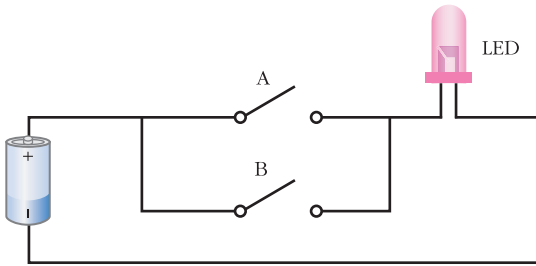
[그림 1-6] AND 논리의 TTL 회로

만일 입력 A가 0(Low)이면, [그림 1-6(c)]와 같이 NMOS ③의 게이트 G는 접지 대신에 V_{cc} 와 연결된다. 그러면 NMOS ③은 on되며, 이때 출력 X는 접지와 연결되어 0이 된다. 입력 B가 0일 때 또는 입력 A, B가 0일 때에도 같은 동작을 하며 출력 X는 0이 된다.

1.3.2 OR 게이트

OR 게이트는 OR 논리를 전자회로로 만든 것으로, 2개 이상의 입력 단자와 1개의 출력 단자를 가지고 있다. OR 논리는 논리합(Logical Sum)⁴을 말하며, 어느 한 입력이 1이면, 1이 출력되는 논리이다.

[그림 1-7]은 OR 논리를 나타낸다. 스위치 A 또는 B 중에서 어느 하나를 닫으면, LED는 켜진다. 물론 모든 스위치를 닫는 경우에도 LED는 켜진다. 이처럼 어느 한 입력이 1일 때 출력이 1(LED on)이 되는 논리가 OR 논리이다.



[그림 1-7] OR 논리

[그림 1-8]은 OR 게이트의 기호이다. 그림에서 '7432'는 OR 게이트의 고유 IC 번호이다. [표 1-3]은 OR 게이트의 진리표이다. A = 0, B = 0일 때만 출력 X = 0이다. 그 외에 입력 A와 B 중에서 하나만 1이면, 출력 X = 1이다.



[그림 1-8] OR 게이트의 기호

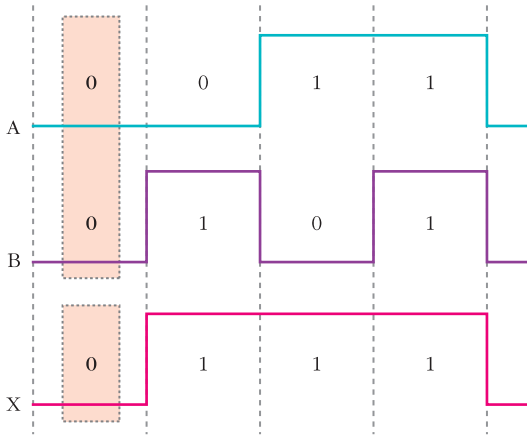
[표 1-3] OR 게이트의 진리표

A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

OR 게이트의 논리식은 $X = A + B$ 로 표시하고, A or B로 읽는다.

⁴ 명제 A와 B에 대하여 'A OR B'로 표현되는 논리로서, A와 B 중에서 어느 하나가 참이면 참이 성립된다.

[그림 1-9]는 OR 게이트의 타이밍도이다. [표 1-3]의 진리표와 마찬가지로 입력 A = 0, B = 0일 때만 출력 X = 0이다. 다른 경우에 출력 X = 1이다.



[그림 1-9] OR 게이트의 타이밍도

[그림 1-10]은 3입력 OR 게이트의 기호로⁵, 고유 IC 번호는 ‘4075’이다. [표 1-4]는 3입력 OR 게이트의 진리표로, 입력 A, B, C가 모두 0일 때 출력 X = 0이다. 그 밖의 모든 경우에 출력 X = 1이다.

[표 1-4] 3입력 OR 게이트의 진리표

A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

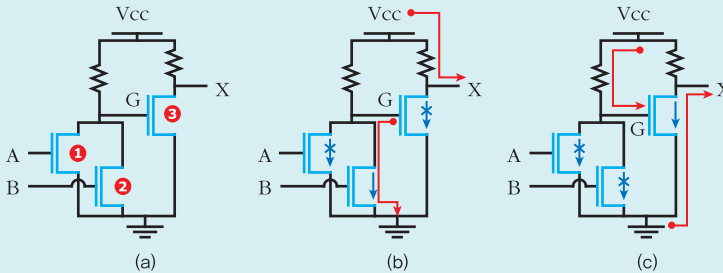


[그림 1-10] 3입력 OR 게이트의 기호

⁵ TTL로 만든 3입력 OR 게이트는 없지만, CMOS Logic 제품이 있으며, 정식 이름은 74HC4075이다.



[그림 1-11(a)]는 NMOS로 구현한 OR 논리이다. NMOS ③의 게이트 G는 NMOS ①과 ②를 통하여 접지와 연결되어 있다. [그림 1-11(b)]는 입력 A = 0, B = 1인 경우이다. 그러면 NMOS ①은 off되고, NMOS ②는 on된다. 이때 NMOS ③의 게이트 G는 NMOS ②를 통하여 접지와 연결되면서 off된다. 그러면 출력 X는 Vcc와 연결되어 1이 된다. A = 1, B = 0 및 A = 1, B = 1일 때에도 같은 동작을 하며 출력 X는 1이 된다.



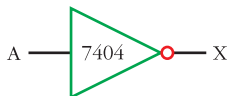
[그림 1-11] OR 논리의 TTL 회로

입력 A = 0, B = 0일 때에는 NMOS ①과 ②는 모두 off된다. 그러면 [그림 1-11(c)]와 같이 NMOS ③의 게이트 G는 Vcc와 연결된다. 이때 NMOS ③은 on되며, 출력 X는 접지와 연결되어 0이 된다.

1.3.3 NOT 게이트

NOT 게이트는 부정의 논리를 전자회로로 만든 것으로, 1개의 입력 단자와 1개의 출력 단자를 가지고 있다. 인버터(Inverter)라고도 한다. NOT 논리는 입력과 반대의 논리 레벨을 출력하는 논리이다.

[그림 1-12]는 NOT 게이트의 기호이고, 그림에서 '7404'는 NOT 게이트의 고유 IC 번호이다. [표 1-5]는 NOT 게이트의 진리표이다. 입력 A와 출력 X는 서로 반대(부정)이다.



[그림 1-12] NOT 게이트의 기호

[표 1-5] NOT 게이트의 진리표

A	X
0	1
1	0

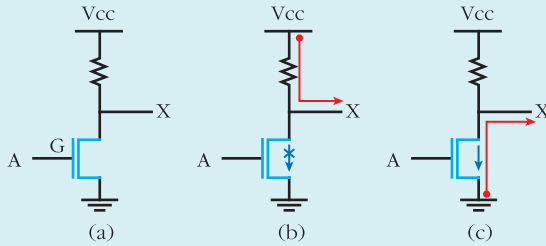
NOT 게이트의 논리식은 $X = \bar{A}$ 로 표시하고, A bar로 읽는다.

NMOS로 구현한 NOT 논리

여기서 잠깐!



[그림 1-13(a)]는 NMOS로 구현한 NOT 논리이다. NMOS의 게이트 G는 입력 A와 연결되어 있다. A = 0이면 [그림 1-13(b)]와 같이 NMOS가 off되고, 출력 X는 Vcc와 연결되어 1이 된다. 반대로 A = 1이면 [그림 1-13(c)]와 같이 NMOS는 on되고, 출력 X는 접지와 연결되어 0이 된다.



[그림 1-13] NOT 논리의 TTL 회로

1.4 실험

1.4.1 AND 게이트

(1) [그림 1-14]에 보인 AND 게이트에서 입력 A, B에 따른 출력 X를 측정하여 [표 1-6]에 기록하라. 각 단자에 표시된 숫자는 IC의 핀 번호이다.

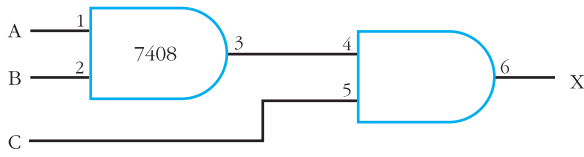


[그림 1-14] AND 게이트

[표 1-6] AND 게이트의 실험 결과

A	B	X
0	0	
0	1	
1	0	
1	1	

(2) [그림 1-15]와 같이 AND 게이트 2개를 이용하여 3입력 AND 게이트를 구성하고, 입력 A, B, C에 따른 출력 X를 측정하여 [표 1-7]에 기록하라.



[그림 1-15] 3입력 AND 게이트

(3) [그림 1-16]은 3입력 AND 게이트이다. IC 번호는 '7411'이다. 입력 A, B, C에 따른 출력 Y를 측정하여 [표 1-7]에 기록하라.



[그림 1-16] 3입력 AND 게이트

[표 1-7] 3입력 AND 게이트의 실험 결과

A	B	C	X	Y
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

(4) [표 1-7]에서 출력 X와 Y의 실험 결과가 서로 같은지 확인하라. (같은 □ 다음 □)

1.4.2 OR 게이트

(1) [그림 1-17]에 보인 OR 게이트에서 입력 A, B에 따른 출력 X를 측정하여 [표 1-8]에 기록하라.

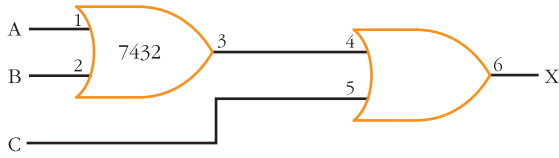


[그림 1-17] OR 게이트

[표 1-8] OR 게이트의 실험 결과

A	B	X
0	0	
0	1	
1	0	
1	1	

(2) [그림 1-18]과 같이 OR 게이트 2개를 이용하여 3입력 OR 게이트를 구성하고, 입력 A, B, C에 따른 출력 X를 측정하여 [표 1-9]에 기록하라.



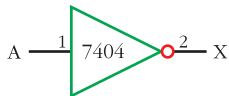
[그림 1-18] 3입력 OR 게이트

[표 1-9] 3입력 OR 게이트의 실험 결과

A	B	C	X
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

1.4.3 NOT 게이트

(1) [그림 1-19]에 보인 NOT 게이트에서 입력 A에 따른 출력 X를 측정하여 [표 1-10]에 기록하라.



[그림 1-19] NOT 게이트

[표 1-10] NOT 게이트의 실험 결과

A	X
0	
1	

1.5 결과 검토

- (1) [표 1-1]과 [표 1-6]의 실험 결과를 비교하고, AND 논리를 설명하라.
- (2) [표 1-3]과 [표 1-8]의 실험 결과를 비교하고, OR 논리를 설명하라.
- (3) [표 1-5]와 [표 1-10]의 실험 결과를 비교하고, NOT 논리를 설명하라.
- (4) [그림 1-13(a)]는 NOT 논리의 TTL 회로이다.

입력 A가 0일 때, 출력 X = 1이 되는 과정을 설명하라.

셀프 테스트



- (1) AND 논리는 (논리합, 논리곱)이라고 한다.
- (2) 논리 게이트의 입력에 따른 출력을 나타낸 표를 ()라 한다.
- (3) 모든 입력이 1일 때만 1이 출력되는 논리 게이트는 (AND, OR, NOT) 게이트이다.
- (4) 어느 한 입력만 1이면, 1이 출력되는 논리 게이트는 (AND, OR, NOT) 게이트이다.
- (5) 입력을 A와 B, 출력을 X라 할 때 OR 게이트의 논리식은 ($X = AB$, $X = A + B$)이다.
- (6) 논리 게이트는 종류에 따라 핀 배열이 (같다, 다르다).
- (7) 디지털 회로에서 시간에 따른 각 신호의 변화는 () (으)로 나타낸다.
- (8) 논리 게이트의 입력이 3개(A, B, C)이면, 입력을 (4가지, 6가지, 8가지)경우로 조합할 수 있다.
- (9) [그림 1-6(a)]는 AND 논리의 TTL 회로이다.
입력 A = 1, B = 0이면, NMOS ③은 (on, off) 된다.
- (10) [그림 1-11(a)]는 OR 논리의 TTL 회로이다.
입력 A = 0, B = 1이면, NMOS ③은 (on, off) 된다.

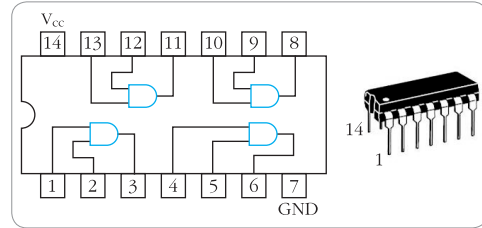
예비 학습



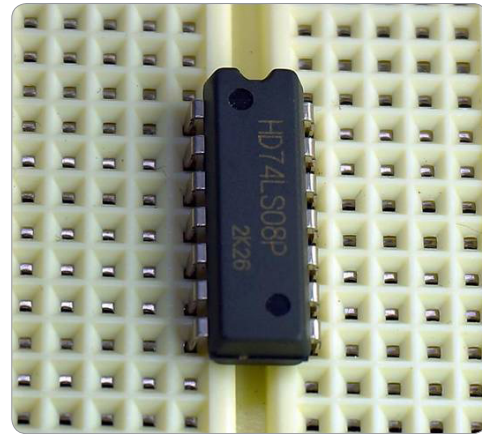
- (1) NAND 게이트의 진리표를 그리고, AND 게이트와 다른 점을 설명하라.
- (2) NOR 게이트의 진리표를 그리고, OR 게이트와 다른 점을 설명하라.

1 AND 게이트인 7408 IC의 핀 다이어그램과 패키지를 확인한다.

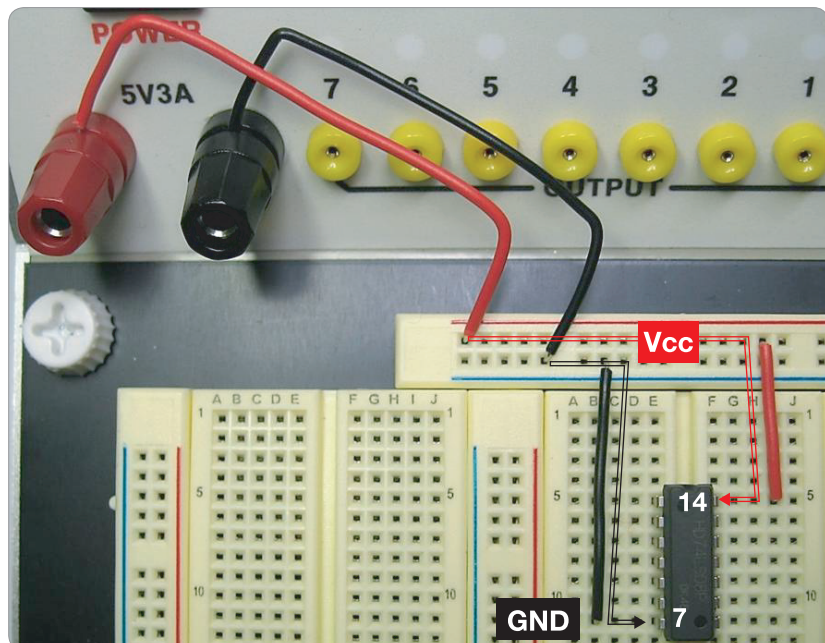
7408 IC에는 4개의 AND 게이트가 있다. 회로도에 따라 1~3 번 핀의 첫 번째 AND 게이트를 사용한다. (다른 핀에 연결된 AND 게이트를 사용해도 무방하다.)



2 브레드보드에 7408 IC를 삽입한다.

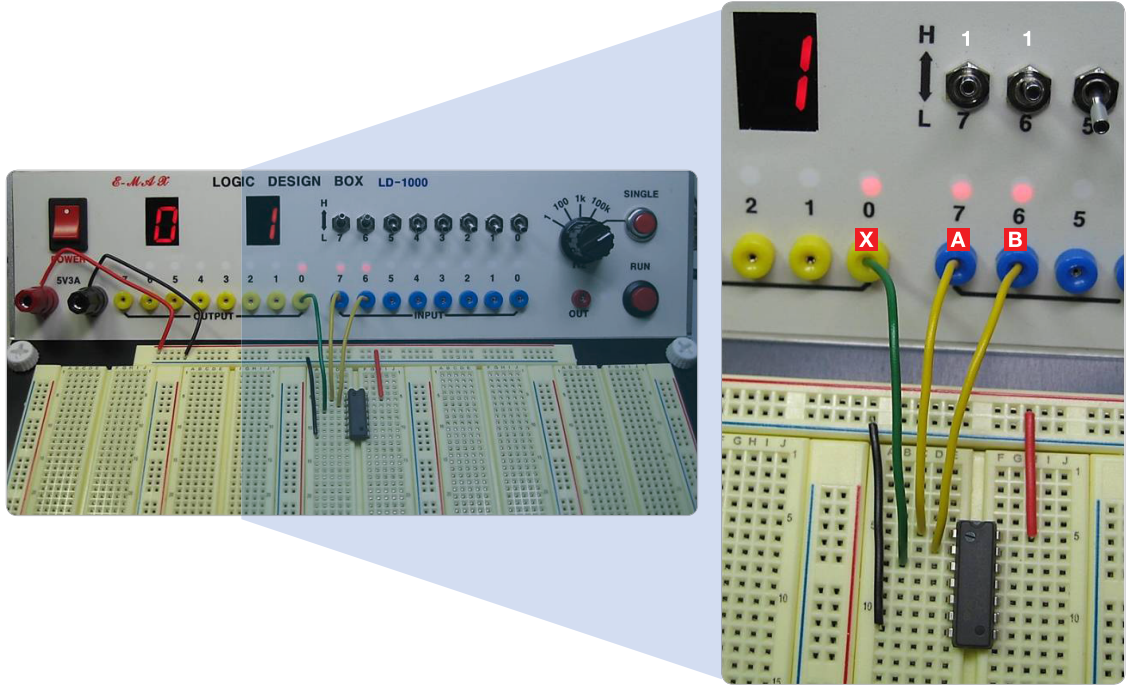


3 디지털 실험장치를 이용하여 7408 IC에 전원(Vcc, GND)을 연결한다.



4 AND 게이트의 입력 A와 B(1번 및 2번 핀)를 디지털 실험장치의 입력설정부와 연결한다.

5 AND 게이트의 출력 X(3번 핀)를 디지털 실험장치의 출력표시부와 연결한다.



6 입력설정부의 토글스위치를 사용하여 입력 A와 B를 [표 1-6]에 주어진 값(0,0 → 0,1 → 1,0 → 1,1)으로 바꾸면서 출력 X를 측정(확인)하여 [표 1-6]에 기록한다.

7 위 그림은 입력 A와 B를 1, 1로 설정한 모습이다. 그에 따라 출력 X로 1이 출력되었다(LED on).

